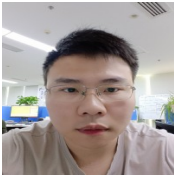


蒲鹤升



18680676936 | puhesheng123@163.com | 男 | 生日：1993/07
4年工作经验

个人优势

- 1、熟悉数据多级缓存机制、CACHE一致性问题、DMA设计原理和HashMap/CRC/RSS算法，有丰富的Virtio+OVS网络加速经验，并熟悉TLS offload工作细节
- 2、熟悉嵌入式SoC硬件架构，有扎实的APB/AHB外设、I/D-CACHE和ETHERNET-DMA设计功底与系统集成经验，使用过多家公司的RISC-V CPU，了解Zynq
- 3、熟悉Vivado/ISE/ModelSim/国产Pango，以及Tcl脚本和Linux开发环境，了解UVM平台和DC前端工具
- 4、熟悉AXI/LVDS/DDR4/PCIe及I2C/SPI/UART接口

教育经历

北京理工大学	硕士	电子信息科学与技术	2016 - 2018
联合培养			
重庆三峡学院	硕士	电磁场与微波技术	2015 - 2018
全额奖学金			
优秀党员			
获得北京理工大学联合培养资格			
海南大学	本科	电子科学与技术	2011 - 2015
国家二等奖学金			
海大优秀毕业生			

工作经历

优刻得科技股份有限公司	2021.03 - 至今
操作系统内核部-硬件 FPGA开发	
内容： 该公司是一家云计算上市公司，拥有多个国内外数据中心，本人作为骨干力量全程参与裸金属项目研发过程，主要负责以下工作内容：	
1、负责 OVS 中关键的 Parser/Deparser/MA/HashMap/CSR/STAT/RULE_PROC 收发模块设计	

- 2、根据软件实际需求实时升级方案和系统功能，同时完成 UVM 平台验证和上板调试预升级功能
- 3、参与新项目的系统方案讨论和功能设定

目前，根据实际工作中的研发成果，已有四篇发明专利处于公司审核阶段。

- 业绩：**
- 1、完成 Parser/Deparser/MA/HashMap/CSR/STAT/RULE_PROC 模块设计
 - 2、精通 Virtio+OVS 整体结构和快慢数据/控制信息交互方案，了解 UVM
 - 3、输出四篇专利交底书

深圳市紫光同创电子有限公司

2018.01 - 2021.03

AE FPGA开发

内容： 该公司为国产 FPGA 领头厂商，本人负责基于 FPGA 平台的嵌入式 SoC 研发，并作为嵌入式 SoC 负责人，也是我司国产 FPFA 芯片嵌入式应用的开创人，主要负责以下工作内容：

- 1.前期负责处理器调研、选型、评估以及 demo 验证
- 2.中期负责 SoC 系统架构设计与实现(AHB/APB/AXI4), AHB 类型外设（即 GPIO/ICACH E/DCACHE/Ethernet DMAC/DDR ）与 APB 类型外设（即 UART/TIMER/WATCHDOG/SPI/I2C）的研发与维护
- 3.后期负责客户支持和定制化 SoC 与外设研发，例如 UDP 发送加速功能的开发

目前，已有多家公司选择并应用我所开发的嵌入式 SoC 在实际项目中。

根据实际工作中的研发成果，已有六篇发明专利处于审核阶段。

此外，熟悉 JTAG/FPGA 远程升级、LVDS 、三速 ETHERNET (包括 TCP/UDP 协议)、DDR 3以及 PCI/PCIE。

- 业绩：**
- 1、负责基于 FPGA 的嵌入式 SoC 研发，技术支持和定制功能开发
 - 2、完成 FPGA 芯片远程升级方案，配置方案，动态加载方案，LVDS 透传方案
 - 3、发表六篇发明专利

北京理工大学雷达所

2016.09 - 2018.01

FPGA工程师

内容： 在北京理工大学雷达所学生的身份参与边坡检测雷达项目，主要负责FPGA部分的研发和维护，以及负责实现雷达预处理算法的FPGA实现，例如脉冲积累和压缩的实现。

- 业绩：**
- 1，协助边坡检测雷达研发，维护和量产
 - 2，发表国际会议期刊一篇和中文核心期刊一篇

项目经历

裸金属项目-SmartNIC	FPGA逻辑设计与实现	2021.03 - 至今
内容： 裸金属-SmartNIC的目的是结合网络虚拟技术和硬件虚拟技术，加速以太网数据包的转发，同时利用Virtio+OVS方法offload软件任务，释放云服务器更多的物理资源。		
本人在其中主要负责OVS部分的功能开发和升级，利用UVM平台进行仿真验证，同时使用iperf等网络测试工具进行上板调试。		
业绩： 1，完成Parser/Deparser/MA/HashMap/CSR/STAT/RULE_PROC等关键模块设计 2，掌握Virtio+OVS整体结构和快慢数据/控制信息交互方案，了解UVM验证学基本方法 3，完成四篇专利交底书		
FPGA芯片功能开发系列项目	负责人与执行人	2018.01 - 2021.03
内容： 完成FPGA配置方案设计与实现，例如JTAG、SPI、I2C		
完成FPGA远程升级方案设计与实现，所有型号		
完成FPGA动态重构方案设计与实现，第一阶段		
完成FPGA LVDS转接卡设计与实现，第一阶段		
负责需求分析与调研，方案设计与实现，验证与技术支持，全流程开发		
业绩： 完成FPGA芯片关键功能开发与验证，协助市场销售拿下客户，实现业绩增长		
基于FPGA平台的嵌入式SoC	负责人与逻辑侧执行人	2018.01 - 2021.03
内容： 利用紫光同创的FPGA平台和ARM Cortex M1软核，实现基于FPGA平台的嵌入式SoC系统，支持多种类外设的应用与客户定制类需求。		
作为该项目负责人和执行人，负责处理器选型与评估，SoC系统设计与实现，通用外设与定制外设的研发与维护，为客户提供技术支持，满足客户的定制外设需求。		
业绩： 1，负责基于FPGA的嵌入式SoC研发，技术支持和定制功能开发		
2，完成华为，中兴，海康，大华，华三等多加大客户的嵌入式软核技术支持		
3，发表六篇发明专利		
边坡检测雷达项目	FPGA工程师	2016.09 - 2018.01
内容： 利用地基式合成孔径雷达，即地基SAR，实现滑坡山体的检测，预测危险、提前预警。其实质就是利用雷达的合成孔径特性采集不用时间点的山体雷达图像，进而判断是否有山体移位或变形。		
在该项目中本人主要负责FPGA部分的研发和维护，以及预处理算法的FPFA实现，本人毕业论文也是该方向，即利用FPFA实现雷达数据的预处理。		
业绩： 完成FPGA功能开发和维护，协助产品量产和推广，以及发表两篇国际会议期刊和与中文核心期刊		

大学英语六级 驾驶证C1 计算机二级