**候选人评价**

**推荐理由:**

双一流硕士学历 计算机相关专业，英语六级。

1.五年硬件单板工作经验，对PowerPC、ARM、FPGA等外围电路均有设计经验。

2.熟悉Verilog编程，有良好的编程规范和丰富的调试经验。

3.熟悉C/C++代码，能够对单片机进行基本编程。

4.积极好学，有上进心，对新知识有热情。2013年全国大学生电子设计大赛国家一等奖

**看机会原因：**技术成长受限

**可面试时间：**提前半天预约时间即可

**可到岗时间：**目前在职 offer后一个月

**简历**

**个人信息**

姓 名： 高子航

性 别： 男

手机号码： 13246728725

年 龄： 29

邮 箱： gzh886@163.com

所 在 地： 深圳

**教育经历**

2014.09 - 2017.03 浙江大学 仪器仪表工程 硕士 统招985211

2010.09 - 2014.06 武汉大学 测控技术与仪器 本科 统招985211

**工作经历**

**2019.08 - 至今 鹏城实验室 硬件工程师**

职责业绩：

1.基于项目需求，讨论和确定硬件方案，设计原理图。

2.设计和修改PCB，采购物料和加工电路板。

3.调试电路板，解决电路板问题，输出合格样板。

4.设计样机外壳、辅助结构件、面贴等图纸，打样并组装。

**2017.12 - 2019.07 上海光联通讯技术有限公司武汉分公司 硬件工程师**

职责业绩：

1.摸索Cadence bom variant功能

2.设计T1024外围电路，调试外围电路，保证uboot和linux能从flash中启动。给软件提供稳定调试环境。

3.设计系统主板，控制主电源卡，CPU卡，EDFA卡，OCM卡的上电和基本通讯和控制

4.按照需求列表，设计LS1023A小系统插卡，编写基本的CPLD代码，控制上电和复位及一些外设的控制，调试电路，进行压力测试，保证LS1023A的稳定运行。进行RE CE Surge ESD测试，确保公司下一代CPU平台的实用性。

5.学习ANSYS，仿真一些基本参数，帮助同事预防和解决电路上的bug

**2017.04 - 2017.09 TPLINK 系统设计硬件工程师**

职责业绩：

设计Wi-Fi 2.4G电路，将FEM设计改成PA+LNA+SWITCH电路，调试电路，熟悉公司开发流程，建立基本的射频知识体系，学会和掌握基本调试技能

**项目经历（共9段）**

**2021.09 - 至今 TSN2.0 PCIE网卡**

项目描述：

将TSN1.0低时延转发功能延续到TSN2.0。修补1.0版本的问题。

2.0终端定位于工业电脑的PCIE板卡，工业电脑安装此板卡后，具备TSN网络接入能力。首款TSN终端产品，未来依据工业场景的实际需求开发更多形式的终端。

项目职责：

1.方案确定，芯片选型，原理图设计，采购物料

2.指导PCB设计

3.设计板框

**2021.06 - 2022.01 四光八电设备**

项目职务：硬件工程师

项目描述：

设计工业级TSN设备：具有以下特性

4路SFP光接口，1G、2.5G或10G，根据设备版本选择；8路GE/FE RJ45电接口。

无风扇自然散热方式，工作温度覆盖-40°C~+70°C

电源输入满足12V-24V-48V应用标准，至少两路输入备份功能

基于精确同步的低时延业务调度能力

基于SyncE和IEEE 1588协议的频率和时间同步功能

项目职责：

1.原理图设计，元器件采购，指导PCB设计。

2.外壳设计并打样。

**2021.01 - 2021.12 TSN终端设备**

项目职务：硬件工程师

项目描述：

设计TSN卡槽安装式网管设备，TSN端口具有低时延转发能力，支持2路TSN GE光口组网，支持2路TSN GE/FE电口业务接入，支持2路非TSN GE/FE电口业务接入，基于SyncE和IEEE协议的高精度频率和时间同步功能。另外有两路CAN接口、四路MODBus接口，485电平，8路模拟量输入，支持4G、WIFI联网，GPS、北斗定位，拓宽了工业现场应用环境。

项目职责：

1.设计设备电源板，画原理图和PCB。组织物料并打样。

2.对主要器件进行建模，设计样机外壳并打样和组装。

3.完成基本的高低温和EMC测试。

**2018.11 - 2019.06 CPU新平台**

项目职务：项目经理+硬件工程师+逻辑

所在公司：上海光联通讯技术有限公司武汉分公司

项目描述：

1. 使用ARM代替Power PC，开发公司下一代CPU平台，并进行相应的功能验证和压力。

2. 在原有的BOX基础上，使用LS1023A（NXP ARM）设计新CPU插卡，插卡有1000M/100M/10M网口，本地调试串口、温度sensor、EEPROM、RTC等功能。

3. 进行EDVT测试，确认每个外设都能和CPU进行正常通信。

4. 进行压力测试，测试系统在-8、25、58三温条件下，通信接口工作情况、网口丢包率情况、循环开关机、复位、网络风暴等情况。

5. 进行EMI（RE CE ESD Surge）测试，确保电路的修改没有带入EMI测试的恶化。

项目职责：

1. 项目经理+硬件工程师 ，协调各方资源，预研公司下一代CPU平台

2. 设计硬件电路，与layout工程师协同工作，完成PCB的布局布线

3. 进行电路的基本调试，与软件工程师一同完成系统的基本功能测试

4. 压力测试通过，以后其他项目放心使用LS1023A

5. EMI测试通过，降低以后因为EMI带来的改板风险

6.编写CPLD代码，确保CPU能够稳定启动和访问外设

**2018.07 - 2018.09 光传输控制板**

项目职务：硬件工程师

所在公司：上海光联通讯技术有限公司武汉分公司

项目描述：

1. 以FPGA为板子主控芯片，控制整个box中各个业务卡的上电、复位、光通信、关断保护等功能。

2. 整个BOX由主板、CPU板、电源砖、风扇板、EDFA卡、OCM卡组成，本人负责主板设计。整个系统中，主板固定在BOX中，各个子卡可以进行热插拔，根据子卡的在位情况进行上电复位控制。CPU（x86）卡通过LPC、UART、SPI和主板FPGA通信，主板FPGA获取各个子卡的状态信息，然后通过LPC上报；主板FPGA桥接CPU板和EDFA卡、OCM卡的通信，保证光业务的进行。

3. 整机支持热插拔、在线升级且不掉光、APSD等功能

项目职责：

1. 列出整机中主板的需求，明确各个子卡的接口电平、时序等需求

2. 设计主板硬件电路，使其能够支持APSD（自动功率关断）、热插拔、上电、复位等要求

3. EDVT测试，确保SPI、UART、LPC等时序满足要求

4. 协同进行EMI测试，确保过各项标准且余量丰富，顺利出货

项目业绩：

目标基本完成，客户正在联调中。

**2018.03 - 2018.06 T1024小系统板**

项目职务：硬件工程师

所在公司：上海光联通讯技术有限公司武汉分公司

项目描述：

1.对比NXP的T系列CPU性能参数芯片，基于客户的需求列表，选出系统主板中所用的CPU。

2. 阅读恩智浦的T1024官方样板和datasheet，输出新的需求列表。

3. 画出T1024系统框图，设计T1024的基本外围电路。

4. 指导layout工程师完成PCB的绘制，输出gerber文件。

5. 进行EDVT测试，做好T1024的评估，提供给软件稳定的调试平台。

项目职责：

1.电路设计、指导PCB完成走线

2.进行EDVT测试

**2015.12 - 2016.07 PCIe接口板（研究生）**

项目描述：

6U VPX接口板的单模光纤（RocketIO协议）接收数据，FPGA解析出正确的数据包，通过PCIe送入PC机的内存。CPU+GPU协同运算，得到大量并发数据，数据通过PCIe总线传输到接口板上，FPGA对数据进行剔除，流控，重组包。最终打包好的数据通过RocketIO协议经由光纤发送出去。

项目职责：

1.封装DLL，做好API提供给应用程软件，方便APP读取命令数据和发送结果数据

2.逻辑代码的编写、仿真、调试，使系统能够稳定的长时间运行

3.开发环境 vivado V7系列 485T芯片

**2014.09 - 2015.03 VPX前插板（研究生）**

项目描述：VPX前插板实现了UDP、PCIe、FC、RapidIO协议间的相互转换，同时兼有网络管理功能。

板卡接收UDP数据包，CPU将数据包中payload提取，组成FC帧格式，通过PCIe发送给FPGA，FPGA接收FC帧并将其通过光纤发送出去。FPGA通过光纤来接收FC帧，提取有效数据，将数据重新组成PCIe数据包传输给CPU，或者组成RapidIO数据包通过光纤发送出去。CPU判断接收到的数据包，若是普通数据包，则会根据路由表转发成UDP包，若是网络管理包，则会修改路由表，来应对新场景应用。

项目职责：

1.负责代码的部分编写和维护，板卡新功能的添加。

2.开发环境 ISE V5 200T 的FPGA芯片

**2012.01 - 2013.09 电子设计大赛培训（本科）**

项目描述：

武汉大学电子设计大赛培训十八个月，每两年一次的全国大赛。培训期间，熟练使用51单片机，430单片机，altera公司的FPGA和CPLD。熟练的用C语言进行嵌入式开发，了解了基本的电路。熟练使用nios ii软核，添加和控制各种外设。

项目职责：

1.熟练使用keil CCS5.0 Quartus 等IDE

2.2013年全国大学生电子设计大赛国家一等奖