

吴靖

男 26 岁(1994 年 6 月) 5 年工作经验 本科

现居住地：深圳 户口：云南省曲靖市

手机：16621702048

E-mail: wujing_besst@163.com



求职意向

期望工作地区：广东
期望月薪：15000-20000 元/月
期望工作性质：全职
期望从事职业：FPGA 设计
期望从事行业：计算机硬件, 通信/网络设备, 电子/半导体/集成电路

自我评价

本人做事认真细致，学习能力强，积极主动、热爱电子技术。

2 年 ic 设计经验、3 年 fpga 开发经验。
图像芯片大模块设计经验、激光雷达 FGPA 系统开发、熟悉图像算法、Ethernet、MIPI 接口、时序分析及优化，了解 AMBA 总线。
Verilog：精通，从事过图像芯片模块设计、激光雷达系统设计
systemverilog：精通，熟练编写 BFM、uvm
熟练搭建 uvm 验证平台经验，熟练使用 VCS 调试验证环境,有完整 uvm IC 验证流程经验
熟练使用 python，工作期间经常使用 python 脚本
熟练使用 vcs、Questasim、vivado、vim 工具
熟练掌握 linux、makefile 操作
掌握 tcl、C 语言、matalb、shell 基本应用

工作经历

2019.04 - 至今 深圳镭神智能系统有限公司
FPGA 工程师 20000 元/月

工作描述：参与混合固态系列激光雷达的立项、预研、量产研发任务。独立承担整个 FPGA 系统研发任务（主要模块：adc 采集数字信号处理、点云图像处理算法、以太网、pid 算法电机控制）。

2016.10 - 2019.02 杭州海康威视数字技术股份有限公司
IC 设计工程师 12000 元/月

工作描述：参与图像方向的 IC 设计工作、FPGA 设计工作、。
参与项目有：
（1）图像芯片项目：图像 3A 系统开发、MIPI csi-2 接口开发、ISP 的 2 个子模块算法实现。（主要过程：spec、设计文档编写评审、RTL 编写、仿真 smoke、测试用例编写仿真验证、spyglass 检查、dc 综合面积优化、覆盖率完成 96%）
（2）芯片验证板卡项目：负责在 FPGA 开发，调用 Xilinx mipi csi-2 开发 MIPI 发送接口、MIPI 接收接口。
（3）黑光球机项目：我负责 FPGA 芯片的 LVDS 接口开发、sensor 出图调试。
（4）交换机项目维护。

项目经历

2019.04 - 至今 混合固态系列激光雷达

项目描述： 激光雷达介绍：混合固态系列激光雷达为多线激光雷达，通过激光脉冲对周围进行探测，获得探测物体的方位角、仰角、距离、强度。 获得周围环境的 3D 模型。

我参与混合固态系列激光雷达的立项、预研、量产任务。

承担整个 FPGA 系统架构研发任务。包括器件选型、模块划分、硬件调试。

负责整个系统多个时钟域情况下，规划各个模块协同工作。

- 1、独立开发以太网，主要有器件选型、硬件电路调试、rtl 功能实现（udp、arp、ping、ntp 协议、程序更新）。期间解决了硬件、上位机软件等异常问题。
- 2、AD 信号处理：根据激光回波模拟信号特征，算法处理过滤拖尾、雨滴、阳光噪声。（预研激光编码技术。预研多次回波技术解决雨滴干扰。）
- 3、点云图像处理算法：运用图像卷积算法，提升点云清晰度、过滤雨滴拖尾杂点。
- 4、电机算法：调试 PID 算法，解决角度跳动问题、多台雷达转动角度实时同步问题。
- 5、雷达自动校准算法：改良原有分段校准算法，改用误差曲线拟合校准，提升量产效率、测距精度。
- 6、调试 LVDS、RGMII、SPI 接口以及外设。
- 7、时序优化、功耗优化。

2018.04 - 2018.12 图像芯片 3A 模块设计

项目描述： 关键字说明：3A(AF 自动聚焦、AE 自动曝光、AWB 自动白平衡)；ISP（图像信号处理）

本人负责芯片级 3A 系统设计。3A 算法模型基于 c 语言。我按照需求构建 RTL 的 3A 系统。

3A 系统对 ISP pipeline 的一些处理模块图像数据并行抽取，进行图像处理并计算图像白平衡、曝光、清晰度评价参数。AWB、AE、AF 一共有 12 套计算单元，可并行计算，所有算法单元运算结果进行仲裁、响应、数据调度，随后由一路 local_bus 接口输出。

（主要过程：收集需求、编写 spec、设计文档、RTL 编写、仿真 smoke、测试用例编写仿真验证、spyglass 检查、dc 综合面积优化、覆盖率完成 96%）

其他工作过程：

- 1、本人理解 ISP pipeline 架构流程、3A 算法,以及组织讨论算法需求，最后减少面积且满足应用工程师的使用。
- 2、优化阶段进行低功耗设计、优化面积

开发工具：vcs、vim、verdi、linu****台、visual studio、makefile、python、shell

仿真平台：UVM

2020.12 - 至今 Synopsys I2C IP 的 UVM 验证（自学项目）

项目描述： Synopsys I2C IP 用于 I2C 通信通过 APB 总线控制，可以通过 APB 配置工作模式、控制发送、接收数据。我应用 UVM 验证此 IP，独立搭建 UVM 验证环境，进行了完整 IC 验证流程，完成覆盖率收集。

过程如下：

阅读设计文档、VIP 文档，了解设计 IP 的特性、参数。

根据设计功能描述文件、寄存器文档来完成验证计划。

我独立搭建 UVM 验证环境，利用了 APB VIP 和 I2C VIP。完成寄存器模型的集成和内建自测试流程。

编写 Makefile、使用 VCS DVE 工具调试验证环境、测试用例。

构建可复用的底层序列，并用以实现高层的测试场景，由 UVM virtual sequence 实现。

完成对设计在 MASTER 模式（或 SLAVE 模式）的 RX（接收）/TX（发送）/IRQ（中断）在 SS/FS/HS 等速度模式下的功能测试。

完成 I2C 的 speed、7/10bit address、 START byte, device ID 协议测试覆盖。

编写 TCL 回归测试脚本（使用回归测试工具 Questa Verification Run Manager ， VRM）对设计进行测试和覆盖率分析，并且调整或者添加新的测试用例。

开发调试环境: VSC、quetasim

开发调试环境: linux 系统、VSC、quetasim

2018.03 - 2018.05 图像芯片 mipi 接口开发

项目描述： 关键字说明：MIPI(移动行业处理器接口)；D-phy（是 MIPI 协议中的一项）
本人在项目中负责开发图像传输接口 mipi csi-2 接口协议部分。本接口（VI 接口）运用了 D-phy IP。VI 接口可解析 6 种图像格式的图像数据，支持宽动态模块，支持图像异常帧隔离功能。
本人开发 VI 接口负责：
1、阅读 D-phy 资料熟悉接口电器特性、接口时序、协议；
2、整理收集需求、计算各种模式带宽、编写 spec、编写详细设计；
3、RTL 实现、仿真实验。
开发工具： vcs、verdi
仿真平台： UVM

2018.01 - 2018.02 图像处理芯片（算法实现）

项目描述： 饱和度调整模块、抑制暗处偏色模块均为 ISP pipeline 中的子处理模块。
我负责将 matlab 语言的饱和度调整模块、抑制暗处偏色模块，进行 RTL 硬件实现、仿真实验。
开发工具： vcs、verdi、linux 环境、Matlab
仿真平台： UVM

2017.09 - 2017.11 芯片验证板卡项目

项目描述： 芯片验证板卡项目用于协助 HAPS 验证 ACIS 设计：mipi 接口 sensor 图像采集放到 SD 卡、SD 卡的图像数据通过 mipi 接口输出到 haps。
本人在该项目中承担 MIPI 接收模块、MIPI 发送模块开发。
本人在没有开发经验可以借鉴情况下，我通过网上查阅资料以及参考 XILINX 手册了解 MIPI PHY 层和协议层实现方式，独立完成 MIPI csi-2 协议的 MIPI 发送模块接收模块开发。
mipi rx 模块可以用于采集 sensor 图像到内存、mipi tx 模块用于输出内存中的图像数据。

开发工具： vivado、vcs、verdi、linux
使用芯片： xilinx 最新 soc：xczu102

2016.12 - 2017.08 传输服务器开发

项目描述： 本项目实现后端服务器的光纤 ROCKET IO 接口转 PCIE，FPGA 硬件为 Xilinx V7 FPGA，有 5 个 ROCKET IO（光纤接口）用于数据的发送和接收，后接口卡另一侧通过 PCIE Gen3 5.0Gx8 接口和计算板上的 CPU 进行通信。我负责 ROCKET IO 接口逻辑开发、部分 PICE 模块开发。

开发工具： vivado、modelsim
使用芯片： xc7v690t

2015.08 - 2015.09 千兆网数据传输（在校学习经历）

项目描述： 主要通信协议及外部器件：DDR3、千兆以太网通信协议、RGMII 协议、IIC 协议、HDMI 接口、phy 芯片、adv7513
项目内容：
本项目中我从最底层设计以太网接口。调用 xilinx 原语 IDDR 和 ODDR 设计解析帧头、mac 地址、IP 地址、UD 地址、CRC，设计并实现 fpga 与 PC 通过千兆以太网，传输图像并使用 DDR3 缓存数据、输出到 ADV7513 芯片实现 HDMI 图像显示。
查阅 FLASH 资料，根据 FLASH 控制时序、流程等，编写 FLASH 读、写、擦除控制器模块。
最终以太网向 FPGA 外挂的 FLASH 加载固化文件。
开发工具 ISE、modelsim。
使用芯片：sparten6 系列 xc6slx45t

教育经历

2012.09 - 2016.07 广西大学 电子信息工程 本科

培训经历

2015.08 - 2015.11 FPGA 开发培训，做过千兆以太网培训实验

培训机构：至芯科技

语言能力

英语：CET4,熟练快速阅读英文文档